



PCI と SBus の機能比較

Sun Microsystems, Inc.
901 San Antonio Road
Palo Alto, CA 94303-4900
U.S.A

Part No. 806-3917-10
2000 年 2 月
Revision A

Copyright 2000 Sun Microsystems, Inc., 901 San Antonio Road, Palo Alto, California 94303-4900 U.S.A. All rights reserved.

本製品およびそれに関連する文書は著作権法により保護されており、その使用、複製、頒布および逆コンパイルを制限するライセンスのもとにおいて頒布されます。サン・マイクロシステムズ株式会社の書面による事前の許可なく、本製品および関連する文書のいかなる部分も、いかなる方法によっても複製することが禁じられます。

本製品の一部は、カリフォルニア大学からライセンスされている Berkeley BSD システムに基づいていることがあります。UNIX は、X/Open Company Limited が独占的にライセンスしている米国ならびに他の国における登録商標です。本製品のフォント技術を含む第三者のソフトウェアは、著作権法により保護されており、提供者からライセンスを受けているものです。

RESTRICTED RIGHTS: Use, duplication, or disclosure by the U.S. Government is subject to restrictions of FAR 52.227-14(g)(2)(6/87) and FAR 52.227-19(6/87), or DFAR 252.227-7015(b)(6/95) and DFAR 227.7202-3(a).

本製品は、株式会社モリサワからライセンス供与されたリュウミン L-KL (Ryumin-Light) および中ゴシック BBB (GothicBBB-Medium) のフォント・データを含んでいます。

本製品に含まれる HG 明朝 L と HG ゴシック B は、株式会社リコーがリョーベイマジクス株式会社からライセンス供与されたタイプフェイスマスタをもとに作成されたものです。平成明朝体 W3 は、株式会社リコーが財団法人日本規格協会文字フォント開発・普及センターからライセンス供与されたタイプフェイスマスタをもとに作成されたものです。また、HG 明朝 L と HG ゴシック B の補助漢字部分は、平成明朝体 W3 の補助漢字を使用しています。なお、フォントとして無断複製することは禁止されています。

Sun、Sun Microsystems、Solaris のロゴ、AnswerBook2、docs.sun.com は、米国およびその他の国における米国 Sun Microsystems, Inc. (以下、米国 Sun Microsystems 社とします) の商標もしくは登録商標です。

サン・のロゴマークおよび Solaris は、米国 Sun Microsystems 社の登録商標です。

すべての SPARC 商標は、米国 SPARC International, Inc. のライセンスを受けて使用している同社の米国およびその他の国における商標または登録商標です。SPARC 商標が付いた製品は、米国 Sun Microsystems 社が開発したアーキテクチャーに基づくものです。

Java およびその他の Java を含む商標は、米国 Sun Microsystems 社の商標であり、同社の Java ブランドの技術を使用した製品を指します。

OPENLOOK、OpenBoot、JLE は、サン・マイクロシステムズ株式会社の登録商標です。

ATOK は、株式会社ジャストシステムの登録商標です。ATOK8 は、株式会社ジャストシステムの著作物であり、ATOK8 にかかる著作権その他の権利は、すべて株式会社ジャストシステムに帰属します。ATOK Server/ATOK12 は、株式会社ジャストシステムの著作物であり、ATOK Server/ATOK12 にかかる著作権その他の権利は、株式会社ジャストシステムおよび各権利者に帰属します。

Netscape、Navigator は、米国 Netscape Communications Corporation の商標です。Netscape Communicator については、以下をご覧ください。

Copyright 1995 Netscape Communications Corporation. All rights reserved.

本書で参照されている製品やサービスに関しては、該当する会社または組織に直接お問い合わせください。

OPEN LOOK および Sun Graphical User Interface は、米国 Sun Microsystems 社が自社のユーザーおよびライセンス実施権者向けに開発しました。米国 Sun Microsystems 社は、コンピュータ産業用のビジュアルまたはグラフィカル・ユーザーインタフェースの概念の研究開発における米国 Xerox 社の先駆者としての成果を認めるものです。米国 Sun Microsystems 社は米国 Xerox 社から Xerox Graphical User Interface の非独占的ライセンスを取得しており、このライセンスは米国 Sun Microsystems 社のライセンス実施権者にも適用されます。

本書は、「現状のまま」をベースとして提供され、商品性、特定目的への適合性または第三者の権利の非侵害の黙示の保証を含みそれ限定されない、明示的であるか黙示的であるかを問わない、なんらの保証も行われぬものとします。

本書には、技術的な誤りまたは誤植のある可能性があります。また、本書に記載された情報には、定期的に変更が行われ、かかる変更は本書の最新版に反映されます。さらに、米国サンまたは日本サンは、本書に記載された製品またはプログラムを、予告なく改良または変更することがあります。

本製品が、外国為替および外国貿易管理法(外為法)に定められる戦略物資等(貨物または役務)に該当する場合、本製品を輸出または日本国外へ持ち出す際には、サン・マイクロシステムズ株式会社の事前の書面による承諾を得ることのほか、外為法および関連法規に基づく輸出手続き、また場合によっては、米国商務省または米国所轄官庁の許可を得ることが必要です。

原典

PCI:SBUS Comparison
Part No: 806-3303-10
Revision A

© 2000 by Sun Microsystems, Inc. 901 SAN ANTONIO ROAD, PALO ALTO CA 94303-4900. All rights reserved.



Please
Recycle



Adobe PostScript

目次

はじめに	vii
関連マニュアル	vii
書体と記号について	viii
シェルプロンプトについて	ix
1. 機能比較	1
機能比較表	1
バスのトランザクションに参加する要素	5
SBus コントローラ	5
PCI アービタ	5
SBus マスター	5
PCI マスター	6
SBus スレーブ/ターゲット	6
PCI ターゲット	6
プロトコル	7
SBus の基本サイクル	7
PCI の基本サイクル	7
バスの調停	8
応答時間	9

PCI ブリッジに関する情報 10

 キャッシュラインの大きさによる性能の向上 10

 対応している PCI-PCI ブリッジ装置 10

表目次

表 P-1	関連マニュアル	vii
表 P-2	このマニュアルで使用している書体と記号	viii
表 P-3	シェルプロンプト	ix
表 1-1	電気的な機能の比較	1
表 1-2	ファームウェアの機能比較	1
表 1-3	ハードウェアの機能比較	2
表 1-4	ソフトウェアの機能比較	4
表 1-5	標準のトランザクションサイクル	4
表 1-6	PCI バスアクセスの応答時間の構成要素	9
表 1-7	サンのホスト/PCI ブリッジの特徴	10

はじめに

『PCI と SBus の機能比較』では、PCI 相互接続バスと SBus の間における機能の違いについて説明します。本書は、SBus 向けの開発から、PCI バス向けの開発に移行中の開発者を対象としています。また、これらの開発者を支えている現場の技術者も対象としています。

関連マニュアル

この『PCI と SBus の機能比較』で説明する情報に関連する項目が含まれるマニュアルを以下に示します。

表 P-1 関連マニュアル

対象	マニュアル名	Part No.
PCI	PCI Local Bus Specification, Revision 2.1	802-2387-02
	PCI System Architecture, Tom Shanley/Don Anderson 著、MindShare, Inc. 刊	
	PCI--A Developer Overview、1996 年 12 月 (技術的な概要)	
	PCI Developer Kit	
	IEEE 1275-1994 Standard for Boot Firmware	
PCI と SBus	SBus and PCI Bus: a Comparison (白書)	
SBus	1496-1993 IEEE Standard for a Chip and Module Interconnect Bus: SBus, IEEE Computer Society	SH16659-NYF
	1275.2-1994 IEEE Standard for Boot (Initialization Configuration)Firmware: Bus Supplement for IEEE 1496	SH94236-NYF

表 P-1 関連マニュアル

対象	マニュアル名	Part No.
	SBus Specification B.0、Edward H. Frank/Jim Lyle 著、 Sun Microsystems, Inc. 刊、1990 年 12 月	800-5922-10
	SBus:Information, Applications, and Experience、James D. Lyle 著、 Springer-Verlag 刊	
	SBus Handbook、Susan A. Mason 著、SunSoft Press/Prentice-Hall 刊	

書体と記号について

このマニュアルで使用している書体と記号について説明します。

表 P-2 このマニュアルで使用している書体と記号

書体または記号	意味	例
<code>AaBbCc123</code>	コマンド名、ファイル名、ディレクトリ名、画面上のコンピュータ出力、コード例。	<code>.login</code> ファイルを編集します。 <code>ls -a</code> を実行します。 <code>% You have mail.</code>
<code>AaBbCc123</code>	ユーザーが入力する文字を、画面上のコンピュータ出力と区別して表します。	<code>machine_name% su</code> <code>Password:</code>
<code>AaBbCc123</code> またはゴシック	コマンド行の可変部分。実際の名前や値と置き換えてください。	<code>rm filename</code> と入力します。 <code>rm</code> ファイル名 と入力します。
『 』	参照する書名を示します。	『Solaris ユーザーマニュアル』
[]	参照する章、節、または、強調する語を示します。	第 6 章「データの管理」を参照。 この操作ができるのは「スーパーユーザー」だけです。
\	枠で囲まれたコード例で、テキストがページ行幅をこえる場合に、継続を示します。	<code>% grep `^#define \ XV_VERSION_STRING`</code>

シェルプロンプトについて

シェルプロンプトの例を以下に示します。

表 P-3 シェルプロンプト

シェル	プロンプト
UNIX の C シェル	<code>machine_name%</code>
UNIX の Bourne シェルと Korn シェル	<code>machine_name\$</code>
スーパーユーザー (シェルの種類を問わない)	<code>#</code>

第1章

機能比較

本書では、PCI の主な機能と、それに対応する SBus の機能との比較情報を提供します。また、PCI のみが持つ機能についても説明します。

機能比較表

以下の表は、電気、ファームウェア、ハードウェア、ソフトウェア、通常のトランザクションの各機能について、SBus と PCI の機能を比較したものです。

表 1-1 電気的な機能の比較

機能	SBus	PCI	違い
消費電力	$P = VI$	25W (5V × 5A)	なし
供給電力	5V +/-0.25V 最大 2A/コネクタ 12V +/-0.75V 最大 30mA/コネクタ	5V +/-5% 最大 5A/コネクタ 3.3V +/-0.3V 最大 0.6A/コネクタ 12V +/-5% 500mA/コネクタ -12V +/-10% 100mA/コネクタ	なし

表 1-2 ファームウェアの機能比較

機能	SBus	PCI	違い
FCode が必要	すべての装置	起動装置とコンソール装置	なし

表 1-3 ハードウェアの機能比較

機能	SBus	PCI	違い
アドレス割り当て	静的割り当て。スロットは既知の開始アドレスと長さを持ちます。	入出力およびメモリーアドレス空間用には動的割り当て。スロットは、設定空間のヘッダーのアドレスによってのみ区別されます。	なし
アドレス指定モード	仮想アドレスを指定します。SBus コントローラとアドレスの変換に MMU が必要となります。マスターには 32 ビットの仮想アドレスを使用し、1 スレーブあたり 28 ビットの物理アドレス空間を使用します。	通常アドレスモード	なし
アドレス空間	メモリーに割り当てられた標準の空間 (28 ビット/スロット)	3 つの物理アドレス空間 (メモリー、入出力、設定)	なし
自動設定			
バースト転送モードの大きさ	使用可能。最大 64 バイトで、大きさは SIZ[2:0] で事前に宣言されます。	あり。大きさは可変で、制限はありません。PCI 装置と PCI ブリッジによって判定されます。	なし
バス帯域幅 (データ転送速度)	最大 25MHz/32 ビット。 32 ビットでは 100 MB/秒。 64 ビットでは 200 MB/秒。	PCI/66 では 33 MHz (バージョン 2.0) または 66 MHz。32/64 ビット。最大速度 132 MB/秒 (33MHz/32 ビット) ~ 528 MB/秒 (66MHz/64 ビットおよび 66MHz)。	なし
バスパーキング	なし	あり。バスがアイドル状態でマスターがバスに対する要求を出していない場合に、アービタは、マスターにバスを与えることができます。	なし
バス幅			× 32 ~ 64 ビット

表 1-3 ハードウェアの機能比較

機能	SBus	PCI	違い
クロック周波数/ バス速度	最大 CLK 25 MHz CLK 出力: 22 ns 入力設定: 15 ns	最大 CLK 33 MHz CLK 出力: 22 ns 入力設定: 7 ns	同期。信号は立ち上がりクロックエッジを基準とします。
コネクタ	コネクタの種類は 1 つ	5 V または 3.3 V の 32 ビットおよび 64 ビットコネクタ。64 ビットコネクタは 32 ビットコネクタを拡張したものです。	なし
データバス	32 ビット。拡張転送にかぎり 64 ビット	32/64 ビット	なし
動的バスサイズ変更	あり。非バースト転送で受け取るデータ幅をスレーブが制御することができます。	なし。ただし、データフェーズでのバイトの有効化設定によって同様の機能が実行されます。	なし
フォームファクタ	1 フォームファクタ/1 スロット (2 倍または 3 倍幅のスロットを共有可能)	短、長、可変高短の 3 つのフォームファクタ	なし
割り込み	7 レベル	4 レベル (INT A-D)	なし
1 バスあたりの最大装置数	通常は、電気負荷によって制限されます。	32 スロット	
1 バスあたりの最大マスター数	8	32	
装置あたりの最大演算数	1	8	
ピン数 (コネクタ)	96	32 ビットおよび 64 ビットコネクタの両方について 96 ピン	

表 1-4 ソフトウェアの機能比較

機能	SBus	PCI	違い
パリティ	コントローラとインストール済みのマスターおよびスレーブにパリティの生成と検査が実装されている場合は、データと仮想アドレスの転送について選択可能です。	アドレスフェーズとデータフェーズではデフォルトです。PCI に準拠したすべての装置で実行する必要があります。	なし

表 1-5 標準のトランザクションサイクル

機能	SBus	PCI
アドレスのデコード	スレーブは、コントローラからデコードによって選択されます。	各ターゲットは完全な 32 ビットデコードを実行し、選択されている場合は DEVSEL# を駆動します。
バーストの大きさ	32 ワード	制限なし
バスの駆動と送受反転	なし	バスを駆動するエージェントが信号を転送する場合は、複数のエージェントによって駆動された信号について競合を避けるために、送受反転サイクルが必要になります。
バイトの配置	バイトレーンのスワッピング	DWORD スワッピングによって、バイトがバイトアドレスに正しく配置されます。
バイトの順序	ビッグエンディアン	リトルエンディアン
サイクルに参加するプログラム	コントローラ、マスター、スレーブ	PCI エージェント (マスター/イニシエータ、ターゲット)
サイクルの用語と構成	転送 = 1. 調停フェーズ 2. 変換フェーズ 3. 拡張転送情報フェーズ 4. 転送フェーズ (スレーブサイクル)	転送 = 1 つ以上のクロックサイクル フェーズ = 1 つ以上の読み取りまたは書き込み転送で、現在のイニシエータがデータ転送を実行している間の (隠し) 調停も含まれます。 読み取りまたは書き込みトランザクション = 1 アドレスフェーズ + 1 つ以上のデータフェーズ

バスのトランザクションに参加する要素

バスのトランザクションの要素には、SBus コントローラ、PCI アービタ、SBus および PCI マスター、SBus および PCI ターゲットが含まれます。

SBus コントローラ

SBus コントローラは、調停フェーズにおいて、バスマスター間の競合の調停を行います。

また、SBus コントローラは以下を行います。

- アドレスのストローブ
- バスの調停
- バスの時間切れ
- データ転送のカウント
- SBus システムクロック
- スレーブの選択
- 仮想アドレスを変換し、ページサイズを制限する

PCI アービタ

PCI アービタは本当の意味でのコントローラを持っていませんが、バスマスター間の調停を行うための機能は、コントローラと同様に持っています。バスマスターは、完了時または時間切れ時にトランザクションを終了することができます。また、ターゲットがトランザクションを終了することもできます。通常、アービタはホスト/PCI または PCI/拡張バスブリッジチップに統合されています。

SBus マスター

SBus マスターは、マスターとスレーブ間でエラーがないデータの読み取りおよび書き込みタスクの生成処理を制御します。

マスターが起動するトランザクションの種類は以下のとおりです。

- 調停
- 変換

- デフォルト転送
- 拡張転送

PCI マスター

PCI マスターは、PCI バスについて、調停を行い、アクセスを獲得したときにイニシエータになります。イニシエータは転送を開始しますが、中止、終了、または時間切れにすることもできます。

また、PCI マスターは以下を行います。

- アドレスフェーズを開始する
- データ転送時に待ち状態を挿入する
- トランザクションを終了する

SBus スレーブ/ターゲット

SBus スレーブ/ターゲットは以下を行います。

- SBus を監視して、マスターがデータ転送を要求しているかどうかを判定する
- SBus のスレーブは、転送フェーズで、要求されたデータを SBus のマスターに提供する
- アドレスの復号化は行わない。マスターがこれを行う
- バースト転送、動的バスサイズ変更、拡張転送フェーズに参加する
- スレーブは、データ確認速度を制御することによってデータ転送速度を制御する
- トランザクションを終了する

PCI ターゲット

PCI ターゲットは以下を行います。

- トランザクションのターゲットであることを判定する
- イニシエータからデータオブジェクトを受け取る
- アドレスの復号化を行う
- 特殊サイクルに参加する
- データ転送時に待ち状態を挿入する (データ転送速度を制御する)
- トランザクションを終了する

プロトコル

プロトコルには、バスおよびバス調停ごとに、SBus および PCI 基本トランザクションサイクルがあります。

SBus の基本サイクル

各バスの SBus 基本トランザクションサイクルの定義を以下に示します。

調停フェーズ — このフェーズでは、マスターがバスアクセスを要求します。マスター間で競合がある場合は、コントローラが次の転送を行うマスターを決定します。調停後は、コントローラが転送を監視します。

変換フェーズ — マスターとコントローラが、仮想アドレスを物理アドレスに変換し、選択信号を変換します。選択信号は、マスターとスレーブによって使用されます。

拡張転送情報フェーズ — このフェーズは、マスターが要求したサイクルで、拡張転送の値が SIZ[2:0] の場合のみ使用されます。

転送フェーズ — 転送フェーズ (スレーブサイクル) では、データはスレーブへ、またはスレーブから移動します。

動的バスサイズ変更 — この機能によって、マスターが可変幅のスレーブと容易に通信できるようになります。

バースト転送 — SBus のバースト転送プロトコルは、SBus の基本トランザクションと同じです。ただし、複数のワードが転送されます。動的バスサイズ変更と可変幅のスレーブを使用することはできません。

拡張転送モード — 64 ビット転送によって性能が向上します。データバスの幅が 2 倍であるため、最大で 2 倍の帯域幅が可能です。

PCI の基本サイクル

各バスの PCI 基本データトランザクションサイクルを以下に示します。

アドレスフェーズ — すべての PCI トランザクションは、このフェーズから開始されます。このフェーズは並行隠れ調停を含みます。

イニシエータが、ターゲットの装置とトランザクションの種類を識別します。

データフェーズ — アドレスフェーズの後、アドレス/データバスが1つ以上のデータフェーズでデータを転送します。アドレスフェーズの直後のクロックが、データフェーズを開始します。

データフェーズでは、PCI バスクロックのすべての立ち上がりエッジの間にイニシエータとターゲットの間でデータオブジェクトが転送されます。

注 — バスのアイドル状態 — 最後のデータ転送が終了したら、イニシエータはバスをアイドル状態に戻します。アイドル状態とは、バス上でトランザクションが行われていない状態です。

バスの調停

SBus によるバスの調停では、調停と転送を並行して実行することができます。PCI によるバスの調停は、アクセスの応答時間を最小限にするために、タイムスロット単位ではなく、アクセス単位になっています。

SBus

複数の SBus のマスターがバスアクセスを要求した場合は、コントローラがいずれかの要求元にアクセスを許可します。マスターがデータ転送を実行している間に、並行して行われる調停は、隠れ調停と呼ばれます。

PCI

PCI の調停では、バスマスターがそれぞれのバスアクセスの調停を行う必要があります。

PCI の仕様では、PCI のバス調停方式が定義されていません。アービタは任意の方式を使用することができます。ただし、2.1 の仕様では、アービタが「公平な」アルゴリズムを実装し、デッドロックを防ぐことを義務付けています。

応答時間

SBus と PCI バスの応答時間に関する特徴は似ています。両方とも応答時間が短く、スループットが高いバスです。ターゲットやマスターがトランザクションに追加することができる待ち状態の数は制限されています。また、マスターにはプログラム可能なタイマーがあり、トラフィックが多いときにバスを使用することができる時間が制限されます。これらの制限と、バス調停の順序によって、任意のバスマスターがバスを獲得するための待ち時間を正確に予測することができます。

PCI および SBus の応答時間には、以下の要素が影響します。

- バスマスターの数
- 調停方法とオーバーヘッドの時間
- SBus 変換フェーズまたは PCI データフェーズの長さ
- スレーブまたはターゲットが転送を終了するまでの時間
- 再試行やエラーの発生

表 1-6 は、バスアクセスの応答時間の構成要素を示しています。バスアクセスの応答時間は、バスマスターがバスアクセスを要求してから、トランザクションの最初のデータ転送が終了するまでの時間です。表 1-6 に、バスアクセスの応答時間の構成要素を示します。

表 1-6 PCI バスアクセスの応答時間の構成要素

構成要素	説明
バスアクセスの応答時間	マスターがバスアクセスを要求してから、トランザクションの最初のデータ転送が終了するまでの時間
調停の応答時間	マスターが要求を発行してから、アービタがマスターの許可を表明するまでの時間
バス獲得の応答時間	要求を行ったマスターが許可を受信してから、現在のマスターがバスを解放するまでの時間
ターゲットの応答時間	トランザクションの開始から、現在のターゲットがトランザクションの最初のデータ転送を終了する準備ができるまでの時間

PCI ブリッジに関する情報

この節では、PCI ブリッジ装置の PCI の特徴について説明します。バスタイプ A とバスタイプ B の詳細な項目分けについては、表 1-7 を参照してください。

キャッシュラインの大きさによる性能の向上

Sun™ SPARC™ プラットフォームにおけるキャッシュラインの大きさは 64 バイトです。SPARC プラットフォーム用の PCI 装置は、キャッシュラインの大きさが 64 バイトで最高の性能を発揮します。

対応している PCI-PCI ブリッジ装置

表 1-7 サン・のホスト/PCI ブリッジの特徴

機能	バス A	バス B
データ転送幅	64 ビット	64 ビット
クロック周波数	33/66 MHz	33 MHz
バーストの大きさ	64 バイト	64 バイト
読み取りバッファの数	DMA 用に 64 バイトが 1 つ	DMA 用に 64 バイトが 1 つ
書き込みバッファの数	DMA 用に 64 バイトが 2 つ PIO 用に 64 バイトが 1 つ	DMA 用に 64 バイトが 2 つ PIO 用に 64 バイトが 1 つ
二重アドレスサイクル	DMA のみ省略	DMA のみ省略
高速背面間接続装置	ターゲットモードのみ	ターゲットモードのみ
バイトスワッピング	DMA についてはあり	DMA についてはあり
割り込み応答時間	IDU 内部で 6 サイクル	IDU 内部で 6 サイクル
キャッシュラインの大きさ	64 バイト	64 バイト
キャッシュラインの数	16	16
キャッシュラインでの切断	ターゲットモード (DMA) のみ	ターゲットモード (DMA) のみ
設定機構 (PCI 2.1 仕様の 3.7.4 節)	設定機構 #2	設定機構 #2
設定空間	物理アドレスの 1FE.0101.0000 から始まる 256 バイト	物理アドレスの 1FE.0100.0000 から始まる 256 バイト

表 1-7 サン・のホスト/PCIブリッジの特徴

機能	バス A	バス B
入出力空間	物理アドレスの 1FE.0200.0000 から始まる 8 K	物理アドレスの 1FE.0201.0000 から始まる 8 K
記憶空間	物理アドレスの 1FE.0000.0000 から始まる 2 G	物理アドレスの 1FE.8000.0000 から始まる 2 G
設定サイクル	マスターモードのみ	マスターモードのみ
特殊サイクル	マスターモードのみ	マスターモードのみ
任意のバイトの使用	一貫性 DMA のみ	一貫性 DMA のみ
同列間 DMA	単一セグメントにおいて	単一セグメントにおいて
割り込み	PCI 装置は 4 つの割り込みを共有します。	PCI 装置は 4 つの割り込みを共有します。
IOMMU ページの大きさ	8 K および 64 K。STC では 8 K のページサイズのみが使用されます。	8 K および 64 K。STC では 8 K のページサイズのみが使用されます。
DVMA アドレス指定空間 (pci nexus ドライバによって設定)	Solaris 2.5.1 では 64 MB。以降のリリースでは変更される可能性があります。	Solaris 2.5.1 では 64 MB。以降のリリースでは変更される可能性があります。
PIO 読み取りの大きさ	メモリーサイクルでは 1、2、4、8、16、64 バイト。入出力サイクルまたは設定サイクルでは 1、2、4 バイト。	メモリーサイクルでは 1、2、4、8、16、64 バイト。入出力サイクルまたは設定サイクルでは 1、2、4 バイト。
PIO 書き込みの大きさ	メモリーサイクルでは任意の 0-16 バイトと境界割り当てされた 64 バイト。入出力サイクルまたは設定サイクルでは任意の 0-4 バイト。	メモリーサイクルでは任意の 0-16 バイトと境界割り当てされた 64 バイト。入出力サイクルまたは設定サイクルでは任意の 0-4 バイト。
キャッシュラインの折り返しアドレス指定モード	サポートなし	サポートなし
ローカル (PCI 上) キャッシュ	サポートなし	サポートなし
主記憶への排他的アクセス	LOCK# 信号の接続なし	LOCK# 信号の接続なし
アドレス/データステップ	サポートなし	サポートなし
DOS 互換穴	サポートなし	サポートなし
外部アービタ	サポートなし	サポートなし
消去法的デコード	サポートなし	サポートなし

索引

D

DEVSEL#, 4
DWORD スワッピング, 4

P

PCI エージェント, 4

S

SBus システムクロック, 5
SIZ[2:0], 2, 7

あ

アービタ, 2
アービタ (PCI), 5
アクセスの応答時間 (PCI), 8
アドレス
 空間, 2
 ストローブ, 5
 デコード, 4
 割り当て, 2
アドレス指定モード, 2
アドレスフェーズ, 4, 7

い

イニシエータ, 6, 7, 8

お

応答時間, 8, 9

か

書き込みトランザクション, 4
拡張転送, 6
拡張転送情報フェーズ, 4, 7
拡張転送モード, 7
仮想アドレス
 指定, 2
 変換, 5

き

基本トランザクションサイクル, 7
供給電力, 1

く

クロックサイクル, 4
クロック周波数, 3

こ

公平なアルゴリズム (PCI), 8
コネクタ, 3
コントローラ, 4
コントローラ (SBus), 5

さ

サイクルの用語と構成, 4
サイクルの要素, 4
最大数
 装置あたりの演算, 3
 バスあたりの装置, 3
 バスあたりのマスター, 3

し

自動設定, 2
消費電力, 1

す

スレーブ, 4, 7
 選択, 5
スレーブサイクル, 7, 4

せ

静的割り当て, 2
設定空間ヘッダー, 2

そ

送受反転サイクル, 4

た

ターゲット (PCI), 4, 6

ターゲット (SBus), 6

ち

調停, 5, 8
調停フェーズ, 4
調停フェーズ (SBus), 7

つ

通常アドレスモード, 2

て

データ
 確認速度, 6
 転送速度, 6
 転送カウント, 5
 パス, 3
データフェーズ, 4, 8
デフォルト転送, 6
転送, 4
 64ビット, 7
転送フェーズ, 4

と

動的バスサイズ変更, 3, 7
動的割り当て, 2
トランザクションの終了 (PCI), 5

は

バースト転送, 7
 プロトコル, 7
バースト転送モード, 2
バーストの大きさ, 4
バイト順序, 4

バイト配置, 4
バイトレーンのスワッピング, 4
バス
 アイドル状態, 8
 駆動と送受反転, 4
 時間切れ, 5
 速度 (データ転送速度), 3
 帯域幅, 2
 調停, 5
 パーキング, 2
 幅, 2
パリティ, 4

ひ
ピン数, 3

ふ
ファームウェアの機能, 1
フォームファクタ, 3
物理アドレス空間, 2
プロトコル, 7

へ
変換, 5
変換フェーズ, 4, 7

ま
マスター, 2, 4
マスター (PCI), 6
マスター (SBus), 5
マスター/イニシエータ, 4

よ
読み取りトランザクション, 4

わ
割り込み, 3

